

Sistemi Combinatori

&

Mappe di Karnaugh

Domenico CAPANO

E=0 F=0					E=1 F=0				
AB \ CD	00	01	11	10	AB \ CD	00	01	11	10
00	1	0	0	0	00	0	0	0	0
01	0	0	0	0	01	0	0	0	0
11	0	0	1	0	11	0	0	1	0
10	0	0	0	1	10	0	0	0	1

AB \ CD	00	01	11	10	AB \ CD	00	01	11	10
00	0	0	0	0	00	0	0	0	0
01	0	0	0	0	01	0	0	0	0
11	0	0	1	0	11	0	0	1	0
10	1	0	0	1	10	0	0	0	1

E=0 F=1

E=1 F=1

Libro completo su: <http://www.lulu.com/content/3817667>

Sistemi Combinatori & Mappe di Karnaugh

Copyright by Domenico Capano
Finito di stampare il 28 del mese di agosto 2008
Seconda Edizione

Libro completo su: <http://www.lulu.com/content/3817667>

SC & MK

a mio Padre

Sommario

Introduzione	12
Cap. 1 Sistemi Numerici	13
<i>Concetti introduttivi</i>	<i>13</i>
<i>I sistemi numerici ed alfanumerici</i>	<i>15</i>
Il sistema decimale	15
Il sistema binario	15
Il sistema esadecimale	16
Il sistema binario come sistema posizionale	17
Il sistema decimale come sistema posizionale	19
Conversione di Base	20
Esercizio: Conversione di un numero decimale in numero binario ..	20
Convenzione sulla logica di interpretazione dei valori binari	21
Cap. 2 Porte ed operatori logici	22
Algebra di Boole: La Somma logica OR	22
Somma Logica OR	24
Tabella di verità dell'OR	25
Similitudine elettrica dell'OR	25
Prodotto Logico AND	27
Tabella di verità dell'AND	28
Similitudine elettrica dell'AND	28
Negazione NOT	30
Tabella di verità del NOT	31
Similitudine elettrica del NOT	31
Porta Logica NAND	33
Tabella di verità del NAND	34
NAND realizzato con relais e contatti	35
Porta Logica NOR	36
Tabella di verità del NOR	37
NOR realizzato con relais e contatti	38
Porta Logica XOR o EXOR	39
Tabella di verità dello XOR	40
XOR realizzato con relais e contatti	41
Porta Logica XNOR o EXNOR	42
Tabella di verità dello XNOR	43
XNOR realizzato con relais e contatti	44
Cap. 3 Circuiti combinatori e Mappe di Karnaugh	45
Definizione di funzione booleana	45
Definizione di Circuito Combinatorio	45

Esempio circuitale di funzione Booleana a due variabili A, B	46
<i>Implementazione delle funzioni booleane</i>	48
NAND e NOR come porte fondamentali	50
Simboli alternativi per alcune porte logiche.....	53
<i>Primo metodo per ricavare la Tabella di Verità di una data funzione Q</i> ..	55
Esempio: Metodo per ricavare la Tabella di Verità di una funzione booleana Q	56
Definizione di Mintermine	57
Definizione di Maxtermine.....	58
Definizione della distanza di Hamming	59
Definizione forma canonica del prodotto o prima forma canonica ..	60
Definizione forma canonica della somma o seconda forma canonica	60
Minimizzazione delle funzioni logiche con le Mappe di Karnaugh.....	61
Esercizio: Minimizzazione di una funzione booleana con l'algebra di Boole	62
<i>Il Codice di Gray</i>	63
<i>Mappe di Karnaugh</i>	65
Adiacenza fra caselle nelle mappe di Karnaugh.....	69
Altro metodo di identificazione delle variabili di Ingresso nelle M. K.	72
<i>Rappresentazione decimale in una M.K. di una funzione booleana</i>	74
Cap. 4 Minimizzazione funzioni	76
<i>Procedura per Minimizzare funzione logica con le Mappe di Karnaugh</i> .	76
Esempio di una Mappa di Karnaugh per una funzione a 4 variabili.....	78
Metodo per minimizzare una funzione Q di 4 variabili con le M. K.	80
Cap. 5 Porte logiche e corrispondenti M.K e circuiti	82
<i>Esercizio su una Mappa di Karnaugh di tre variabili</i>	86
Esercizio sulla minimizzazione delle Mappe di Karnaugh da svolgere	89
<i>Esercizio sulla minimizzazione delle Mappe di Karnaugh con soluzione</i> ..	90
<i>Le due forme canoniche di una funzione booleana Q</i>	95
<i>Secondo metodo per ricavare la Tabella di Verità di una funzione booleana di Uscita Q</i>	97
<i>Il multiplexer</i>	104
Cap. 6 Esercizi svolti e da svolgere per la Verifica in classe	106
Esercizio di Verifica svolto N. 1	106
Soluzione esercizio 1.....	106
Esercizio di Verifica da svolgere N. 2.....	107
Esercizio di Verifica da svolgere N. 3.....	108

Esercizio di Verifica svolto N. 4	109
Metodo Risolutivo	109
Risoluzione esercizio 4.....	111
Esercizio di Verifica da svolgere N. 5	115
Esercizio di Verifica da svolgere N. 6	116
Esercizio di verifica svolto N. 7	117
Esercizio di verifica svolto N. 8	119
Cap. 7 M.K. con cinque e sei variabili.....	121
<i>Mappe a 5 variabili E, A, B,C,D</i>	<i>122</i>
Tabella di Verità per la Mappa di Karnaugh a 5 variabili	124
<i>Mappe a 6 variabili E, A, B, F, C, D.....</i>	<i>126</i>
<i>Funzioni booleane a più uscite.....</i>	<i>129</i>
<i>Funzioni booleane non completamente specificate</i>	<i>130</i>
Appendice	131
<i>L'algebra di Boole</i>	<i>131</i>
Assiomi dell'algebra di Boole	132
Teoremi dell'algebra di Boole	133
<i>I teoremi di De Morgan.....</i>	<i>134</i>
Bibliografia	136
Webliografia	136

Introduzione

Il libro è stato scritto, inizialmente, come Modulo sulle Mappe di Karnaugh e, testato, positivamente, su un gruppo: discenti IPSIA G. Plana di Torino nel 2007; in questa seconda edizione è stato rivisto ed ampliato.

Nel libro sono trattati i concetti fondamentali della logica booleana con indicazione di schemi sia logici sia a relais e contatti.

Non mancano nel testo esempi ed esercizi svolti auto-istruttivi.

Nel primo capitolo si parte da semplici concetti come quello di variabile binaria per poi passare all'interpretazione dei diversi sistemi di numerazione posizionali: come si interpreta il sistema decimale, binario ed esadecimale; qual è la formula di conversione da un numero avente base qualunque ad un numero decimale e viceversa.

Nel secondo capitolo sono trattati gli operatori logici e le porte logiche.

Nel terzo capitolo introduciamo definizioni e concetti applicabili ai circuiti combinatori: che cosa è un circuito combinatorio, un mintermine, un Maxtermine, la distanza di Hamming fra due configurazioni di bit, quali sono le forme canoniche di una funzione booleana, come si costruisce il *codice di Gray*, che cosa è una Mappa di Karnaugh.

Nel quarto capitolo trattiamo dei metodi sistematici per minimizzare le funzioni booleane: calcolare una uscita Q in funzione di variabili binarie di ingresso, minimizzare una uscita Q usando le Mappe di Karnaugh, ricavare il *circuito logico* di una funzione di uscita Q. ricavare il *circuito elettrico* a relais e contatti di una funzione booleana di uscita Q.

Nel quinto capitolo mostreremo: esercizi di riepilogo e vari esercizi sulle mappe di karnaugh, conoscere la funzionalità del Multiplexer.

Nel sesto capitolo mostreremo esempi interessanti per superare la *Verifica in Classe*.

Nel settimo capitolo mostriamo come si calcola e minimizza, attraverso le *mappe di Karnaugh*, una funzione booleana in funzione di 5 e 6 variabili di Ingresso.

Nell'appendice trattiamo degli assiomi e teoremi dell'algebra booleana che servono per manipolare le funzioni come ad esempio: minimizzare le funzioni logiche.